

~~357/305~~

Nov-1981

82 E 96

(54) PHOTO-FIRING THYRISTOR

(11) 56-152266 (A) (13) 25.11.1981 (19) JP

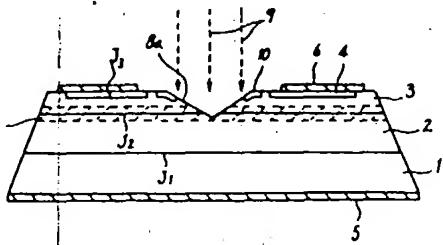
(21) Appl. No. 55-56470 (22) 28.4.1980

(71) MITSUBISHI DENKI K.K. (72) KENICHI YAMANAKA(1)

(51) Int. Cl. H01L29/74, H01L31/10

**PURPOSE:** To increase photottrigger sensitivity and to shorten turn on time by improving the shape of the concave section at a light incident part.

**CONSTITUTION:** A thyristor consisting of a P type emitter layer 1, an N type base layer 2, a P type base layer 3, N type emitter layer 4, an anode electrode 5, and cathode electrodes 6 is formed. Wherein,  $J_1$ ,  $J_2$  and  $J_3$  are junction parts respectively and a depletion layer 7 which effectively work as a light-sensitive layer for trigger light 9 is formed at the  $J_2$  section. A concave section 8a effectively feeding the light into the depletion layer 7 is shaped so that the side wall surface of the concave section 8a may have an easy slope and the concave section 8a is formed to reach the N type base layer 2 by crossing over the vicinity of the junction  $J_2$  or the junction  $J_3$ . Furthermore,  $P^+$  type layers 10 are provided at the exposed main surface section 10 of the P type base layer 3. In this way, photottrigger sensitivity improves and free carriers quickly move by the electric field around the side wall of the concave section.



~~257/115~~



## ⑪ 公開特許公報 (A)

昭56-152266

⑫ Int. Cl.<sup>3</sup>  
H 01 L 29/74  
31/10

識別記号

府内整理番号  
6749-5F  
6824-5F⑬ 公開 昭和56年(1981)11月25日  
発明の数 1  
審査請求 未請求

(全 4 頁)

## ⑭ 光点弧サイリスタ

⑮ 特 願 昭55-56470  
⑯ 出 願 昭55(1980)4月28日⑰ 発明者 山中憲一  
伊丹市瑞原4丁目1番地三菱電  
機株式会社北伊丹製作所内

⑮ 発明者 高宮三郎

伊丹市瑞原4丁目1番地三菱電  
機株式会社北伊丹製作所内⑯ 出願人 三菱電機株式会社  
東京都千代田区丸の内2丁目2  
番3号

⑰ 代理人 弁理士 葛野信一 外1名

## 明細書

## 発明の名称

光点弧サイリスタ

## 特許請求の範囲

(1) 第1伝導形を有する第1の半導体層、この第1の半導体層の上に形成され第2の伝導形を有する第2の半導体層、この第2の半導体層の上に成され第1の伝導形を有する第3の半導体層、この第3の半導体層の表面部にその中央部に上記第3の半導体層の表面が露出するように形成され第2の伝導形を有する第4の半導体層、及びこの第4の半導体層の中央部に露出する上記第3の半導体層の表面に開口し上記第3の半導体層と上記第2の半導体層との接合面近傍に底部を有し上記第3の半導体層の表面に向つて凹開する凹部を備え、上記凹部への入射光によつて点滅されるようしたことを特徴とする光点弧サイリスタ。

(2) 凹部の底部が第3の半導体層と第2の半導体層との接合面を越えて上記第2の半導体層内にあることを特徴とする特許請求の範囲第1項記載の光点弧サイリスタ。

(3) 凹部の底部が第3の半導体層と第2の半導体層との接合面を越えて上記第2の半導体層内にあることを特徴とする特許請求の範囲第1項記載の光点弧サイリスタ。

(4) 第3の半導体層はこの第3の半導体層内に拡がる空乏層が到達しない範囲の凹部の開口部の側壁面部とその周辺の上記第3の半導体層の表面部とにわたつて形成された第1伝導形の低抵抗半導体層を備えたことを特徴とする特許請求の範囲第1項ないし第3項のいずれかに記載の光点弧サイリスタ。

## 3. 発明の詳細な説明

この発明は光点弧サイリスタに係り、特にその光点弧特性を向上させるための改良に関するものである。

通常の逆阻止サイリスタは周知のようIC  $p_1$  層、 $n_1$  層および  $n_2$  層の4層の半導体層からなり、 $p_1$  層にアノード電極、 $n_2$  層にカソード電極が設けられ、 $p_2$  層にゲート電極が設けられる。そして、このアノード・カソード間に順方向電圧が印加されてい



るときにゲートにトリガ電流を供給することによってサイリスタを阻止状態から導通状態へ移行させることができるものである。

光点張サイリスタは上記通常のサイリスタと本質的に同じ構造であつて、トリガとして光をサイリスタに照射することによつて、上述と同様に阻止状態から導通状態へ移行させることができるものである。第1回はこのように従来の光点張サイリスタの一例の構成を示す断面図で、(1)はp形エミッタ層、(2)はn形ベース層、(3)はp形ベース層、(4)はn形エミッタ層、(5)はアノード電極、(6)はカソード電極、J<sub>1</sub>はp形エミッタ層(1)とn形ベース層(2)との間の第1の接合、J<sub>2</sub>はn形ベース層(2)とp形ベース層(3)との間の第2の接合、J<sub>3</sub>はp形ベース層(3)とn形エミッタ層(4)との間の第3の接合、J<sub>4</sub>は第2の接合J<sub>2</sub>部に形成されトリガ光の受光層として有効に働く空乏層、(8)は空乏層(7)に有効に光を入射するためにp形ベース層(3)の露出正面側から形成された凹部、(9)はトリガ用入射光である。このサイリスタは阻止特性を良好にするため、

(3)

に示すように凹部(8)を設けて光感度の向上を計つていた。

しかし、第1回の従来例のように凹部(8)を第2の接合J<sub>2</sub>面に垂直に形成した場合、この凹部(8)へ入射した光(9)によつてキャリアが生成されるのは主として凹部(8)の底面の直下である。従つて、凹部(8)を深くすれば光感度は高くなるのであるが、一方、この電子に順方向電圧が印加されたときに逆方向にバイアスされる第2の接合J<sub>2</sub>部の空乏層(7)はn形ベース層(2)およびp形ベース層(3)内を広がる。特に、大電力用サイリスタでは空乏層(7)は100μm以上も広がる。そのため、凹部(8)を深くすると空乏層(7)が凹部(8)の底面にまで到達し、更に電圧が上昇すると空乏層(7)は凹部(8)の周囲部分に広がるが、凹部(8)底面直下の空乏層(7)の電界はこれ以上はほとんど上昇しない。従つて、印加電圧が高くなつても、空乏層(7)が凹部(8)の底面に達すると感度はこれ以上向上しない。また、このような状態では凹部(8)の底面下で生成された正孔は空乏層(7)内を移動して凹部(8)の底面近傍に集まる。

(6)

カソード電極(5)はp形ベース層(3)とn形エミッタ層(4)とを短絡する形に形成されている。この光点張サイリスタの凹部(8)に光(9)が入射すると、入射光(9)は凹部(8)の下部のシリコニア基体中に侵入し、凹部(8)の下部の第2の接合J<sub>2</sub>+(7)分の空乏層(7)および空乏層(8)の端から拡散長範囲内で電子-正孔対を生成する。この電子および正孔は空乏層(7)内の境界で加速され、境界が強いので、合には結晶格子との衝突で、その数を倍増しながら、電子はn形ベース層(2)へ、正孔はp形ベース層(3)へ移動し、ゲート電流としてサイリスタを逆偏圧させる。このように、光点張サイリスタは逆偏圧バイアスされた第2の接合J<sub>2</sub>近傍で光によつて広く自由キャリアが生成されることを利用するものである。従つて、通常のサイリスタでも光によつて光点張できるが、その光感度は低く、特に大電力用サイリスタでは第2の接合J<sub>2</sub>が表面から非常に近く、光は第2の接合J<sub>2</sub>近傍に到達する前にシリコン基体中でその多くが吸収されて有効に作用していない。このために光点張サイリスタでは従来第1と大

(4)

そして、この正孔は拡散によつて横方向に移動して、凹部(8)の底面下を脱すると境界によつて加速され、p形ベース層(3)に到達してゲート電流と(9)との作用をするのであるが、上述のように途中から拡散移動過程があるので、ゲート電流として作動するまでに時間がかかり、サイリスタの点張りを遅らせるという欠点があつた。

この発明は以上のような点に鑑みてなされたもので、上記凹部の形状を適当ならしめることにつづつて、光トリガ感度が高く、しかもターンオン時間の短い光点張サイリスタを提供することを目指している。

第2回はこの発明の一実施例の構成を示す断面図である。第1回の従来例と同等部分は同一符号で示し、その説明を省略する。この実施例ではサイリスタへの光入射部分の凹部(Ra)をその側壁面がゆるやかな斜面をなすような形状とし、かつて凹部(Ra)が第2の接合J<sub>2</sub>近傍、またはこの接合J<sub>2</sub>を越えてn形ベース層(2)の領域にまで達するよう脇に形成されている。そして、さらに凹部(Ra)の裏

(6)



ビベース層(3)とn形エミッタ層(4)からp形ベース層(3)の露出正面部にかけて形成されている。さてn形エミッタ層(4)の付近に達するようにp<sup>+</sup>形サイリスタの凹部(8)に光(9)が形成され、このp<sup>+</sup>形層(4)はp形ベース層(3)9)は凹部(8)の下部のシリコニア不純物濃度を高くしてある。なお、この場合、凹部(8)の下部の第2の接合J<sub>2</sub>、p<sup>+</sup>形層(4)は第2の接合J<sub>2</sub>から伸びる空乏層(11)が到達(12)層(13)の端から拡散長範囲しない領域に形成する要がある。

生成する。この電子およびこのようにして、第2の接合J<sub>2</sub>近傍を凹部(Ra)上で加速され、電界が強いので、ゆるやかなどう配で露出させると、この場所突て、その数を倍増しなじて順方向電圧が印加され第2の接合J<sub>2</sub>が逆バイアス層(2)へ、正孔はp形ベースされて生ずる空乏層(4)は、一種のペベル構造ト電流としてサイリスタをとなつた凹部(Ra)の側壁面の表面で大きく広がる。こ、光点滅サイリスタは逆このため、凹部(Ra)に光(9)が入射したとき、大きな接合J<sub>2</sub>近傍で光によつて広がつた空乏層(11)領域に光(9)が直接効率よく入れることを利用するものとする。特に電界の強い中央部の第2の接合J<sub>2</sub>部のサイリスタでも光によつて中心に光(9)が入射するので、キャリアの倍増効率は低く、特に大電力が大きく働き、トリガ感度は増大する。そして、接合J<sub>2</sub>が表面から非常に広がつた空乏層(11)領域に光(9)が直接効率よく入れることを利用するものとする。特に電界の強い中央部の第2の接合J<sub>2</sub>部のサイリスタでは従来第1に大し、光トリガ感度は印加電圧の増加とともに

(4)

(7)

拡によつて横方向に移動し100μm、p形ベース層(3)のキャリア濃度は1×10<sup>15</sup>/cm<sup>3</sup>である。pnppn+層構造形成後、凹部(8)に到達してゲート電流とn<sub>A</sub>形層予定部にp<sup>+</sup>形部分を拡散によつて形成するが、上述のように途中ら。この部分のキャリア濃度は1×10<sup>18</sup>/cm<sup>3</sup>、拡で、ゲート電流として作成深さ40μmである。その後に凹部(Ra)を例えり、サイリスタの点滅をば、上部開孔径は3mm、中心深さ110μmに形成つた。

する。円錐状の凹部(Ra)の形成は機械的研磨と化うな点に鑑みてなされた的エッチング技術によつてたやすくできる。それを適当ならしめることにつづく、凹部(Ra)の周縁部のエハ表面部に深さ高く、しかもターンオン<sub>10~15</sub>μmのp<sup>+</sup>形層(4)を形成する。このp<sup>+</sup>形層(4)を提供することを目は一部分でn形エミッタ層(4)に極めて接近する上に形成される。

一実施例の構成を示す断面図第3図はこの発明の他の実施例の構成を示す断面例と同等部分は同一符号で、この実施例における凹部(Ra)は曲面を略する。この実施例では、するよう形成されているが、その他の点は第2の凹部(Ra)をその側壁面の実施例と同様であり、同等の効果が得られるような形状とし、かつて。

J<sub>2</sub>近傍、またはこの接合J<sub>2</sub>以上、両実施例とも凹部内壁面に反射防止膜や(2)の領域にまで達するよう脂コーティングを施すことによつて好結果が得て、さらに凹部(Ra)のされる。また、以上実施例において伝導形すなわ

更に増大する。

また、凹部(Ra)の側壁面近傍では上方に拡開した側壁面にはほぼ平行に電界が生じるので、この部分に生成される正孔はこの電界によつてp形ベース層(3)へすみやかに移動する。さらに、p形ベース層(3)に注入された正孔はp<sup>+</sup>形層(4)に入りn形エミッタ層(4)の近くまで移動する。このとき、n形エミッタ層(4)の近くでp<sup>+</sup>形層(4)領域の形状を小さくしておくと、第3の接合J<sub>3</sub>付近での正孔密度が高まり、サイリスタ点滅に有利となる。従つて、光トリガ感度の上昇とともにサイリスタ点滅のターンオン時間も短くなる。なお、このような構造を用いても凹部(Ra)内の露出部分の表面安定化は容易であり、電子の逆阻止能力を低下させることはない。

次に、この実施例装置の製造方法について略説しておく。まず、pnppn+層構造の形成方法は周知技術であるので、こゝでは省略して、主要なパラメータを示すに止める。n形ベース層(2)のキャリア濃度は1×10<sup>11</sup>/cm<sup>3</sup>、第2の接合J<sub>2</sub>の深さ

(8)

ちp形とn形とを逆にしたものにもこの発明は適用できる。

上述のようにこの発明になる光点滅サイリスタでは光入射用凹部を光入射面に向つて拡開する形状とし、その凹部側壁面にこう配をもたせたので、入射光が凹部を通じて直接所望接合面近傍に達して光トリガ感度が向上するのは勿論、当該電子への印加電圧によつて電子内に広がる空乏層内の電界によつて、入射光で生成された自由キャリアが上記凹部側壁面のこう配に沿つて速かにゲート領域に移動できるので、サイリスタ点滅のターンオン時間を短くすることができる。

#### 4. 図面の簡単な説明

第1図は従来の光点滅サイリスタの構成を示す断面図、第2図はこの発明の一実施例を示す断面図、第3図はこの発明の他の実施例を示す断面図である。

図において、(1)はp形エミッタ層(第1の半導体層)、(2)はn形ベース層(第2の半導体層)、(3)はp形ベース層(第3の半導体層)、(4)はn形

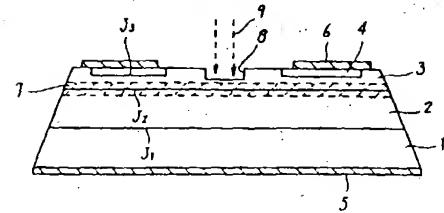
(6)

(8)



特開昭56-152266(4)

第1図

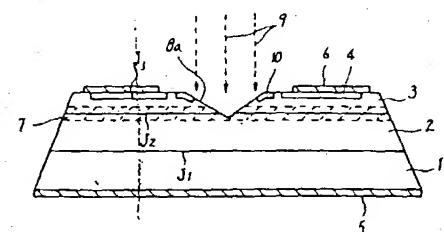


エミッタ層(第4の半導体層)、(1)は空乏層、(8)  
(8a)、(8b)は凹部、(9)は入射光、(4)はp<sup>+</sup>形層(低抵抗半導体層)である。

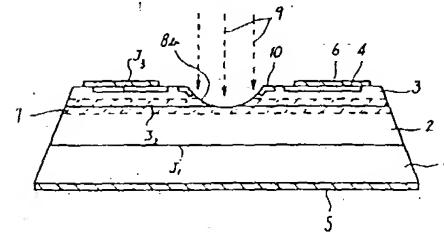
なお、図中同一符号は同一または相当部分を示す。

代理人 藤野信一(外1名)

第2図



第3図



(II)

